

Herstellungsdaten

Zur Geschichte

Vor der Einführung der Gerber- und ODB++-Standards gab es keine Richtlinien für die Herstellung von Leiterplatten (PCB). Die Unterlagen wurden als Text, Bitmaps, Bilder usw. geliefert. Die Daten mussten vereinheitlicht werden, um häufige Missverständnisse zwischen Kunden und Fertigungsunternehmen zu vermeiden. So entstanden Formate, die völlig unabhängig von der verwendeten CAE/CAD-Software (Computer-Aided Design) sind.

Mit welchem Datenformat arbeiten wir?

1. Gerber-Daten

Gerberdaten können von jedem Designsystem exportiert werden. Dieses Format enthält die Daten, die für die Herstellung von Leiterplatten benötigt werden, d.h. Leiterbahnen, Isolierungen, Löt pads verschiedener Formen, verschüttetes Kupfer (Erdung), usw. Alles in diesem Format wird durch XY-Koordinaten dargestellt, d. h. als Vektor.

Wir verwenden Gerber mit der Bezeichnung RS-274-X, die besonders beim Importieren in ein CAM-System benutzerfreundlich ist.

Es ist wichtig, die richtigen Exporteinstellungen aus dem Designsystem zu haben, einschließlich der richtigen Benennungskonvention, die wie folgt aussehen kann:

- *.GTP (Gerber Top Paste)**
- *.GTO (Gerber Top Overlay)**
- *.GTS (Gerber Top Solder) – alternativ *.SMT**
- *.GTL (Gerber Top Layer) – alternativ *.TOP**
- *.L2 (Inner Layer 2) – alternativ *.G1**
- *.L3 (Inner Layer 3) – alternativ *.G2**
- *.GBL (Gerber Bottom Layer) – alternativ *.BOT**

- *.**GBS (Gerber Bottom Solder) – alternativ *.SMB**
- *.**GBO (Gerber Bottom Overlay)**
- *.**GBP (Gerber Bottom Paste)**
- *.**GM1 (die PCB Kontur)**

Die exportierte Datei kann eine *.gbr- oder *.ger-Erweiterung haben, und die Ebenenbeschreibung wird direkt im Dateinamen angegeben (z. B. TopSilk.gbr). Natürlich ist es möglich, den Namen des Zieldokuments zu ändern, aber wir empfehlen, den vom Entwurfssystem angebotenen Namen beizubehalten.

Wir halten es für ideal, alle Dokumente in eine einzige gezippte Datei zu komprimieren und diese über ein Webformular an uns zu senden.

Wenn Sie **die Applikation** einer der exportierten Ebenen **nicht benötigen** (in den meisten Fällen geht es um den Druck), brauchen Sie diese Ebene nicht zu liefern, oder die **Spezifikation sagt wörtlich, dass sie nicht angewendet werden soll.**

Beschreibungen der einzelnen Lagen:

Silk (Druck) - enthält hauptsächlich Text (Referenzen) zu einzelnen Komponenten, Umrisse und Positionen von Gehäusen elektronischer Komponenten, die von der Oberseite montiert werden; enthält oft Firmenlogo, Datumcode oder Leiterplattenbezeichnung

Maske (Lötstopplack) - diese Schicht enthält Bereiche, die festlegen, wo die Lötstopplack nicht aufgebracht und ausgelöst wird. Meistens decken sie die Bereiche ab, in denen später die elektronischen Bauteile montiert werden.

Paste (" Pastenschicht ") - in dieser Schicht gibt es Bereiche, die 1:1 mit den Lötbereichen für die SMT-Bestückung identisch sind. Die Pastenschicht wird zur Erstellung einer Siebdruckvorlage oder zur Erstellung eines Programms auf dem automatischen Pastenapplikator (in unserem Fall JetPrinter) verwendet.

Kupferschicht (Kupfer-TOP/BOT-Schicht) - enthält das Hauptmotiv der Leiterplatte, d. h. Anschlüsse, Isolierung, Pads usw. Nach Abschluss der Produktion besteht diese Schicht aus Kupfer, sie ist mit einer lötfreien Maske bedeckt und auf den unmaskierten Pads wird eine Oberflächenbehandlung aufgetragen, um die Oxidation des Kupfers zu verhindern.

Plated Through Holes (PTH; durchkontaktierte Löcher) - ein Koordinatensatz, der die Positionen und Durchmesser der Löcher definiert, die durch die gesamte Leiterplatte verlaufen.

Non Plated Through Holes (NPTH; unplattierte Löcher) - eine Koordinatendatei, die die Positionen und Durchmesser von Löchern definiert, die ebenfalls durch die gesamte Leiterplatte gehen. Sie werden jedoch erst in den letzten Phasen der Leiterplattenherstellung gebohrt. Sie werden daher nicht gebohrt und dienen meistens als Befestigungslöcher für die Befestigung am endgültigen Gehäuse oder Formteil.

Blind via (blinde Löcher) – diese Löcher gehen nicht durch die gesamte Leiterplatte, sondern verbinden die oberste Lage mit einer der inneren Lagen.

Buried via (Vergrabene Durchkontaktierungen) – diese Löcher verbinden nur die inneren Lagen und sind in die Leiterplatte einlaminieren.

Board Dimension (der Umriss von Leiterplatten): definiert die physische Form und Abmessung der Leiterplatte. Je nach Lage wird die Leiterplatte entweder durch Fräsen oder V-Nut bearbeitet.

Es kann noch weitere Lagen geben, die aber nicht mehr zum Standard gehören, wie z. B. eine Schicht aus Sensorfirnis, Karbonpaste usw.

2. der ODB++-Standard

Das ODB++-Format enthält wesentlich mehr Informationen als Gerber. Heutzutage begegnet man ihm recht häufig, vor allem wegen seiner Einfachheit und leichten Interpretierbarkeit. Für eine reibungslose Nutzung ist es jedoch wichtig, einen korrekt eingerichteten Export aus dem Designsystem zu haben, wo es viel mehr Einstellungen gibt als im klassischen Gerber.

Bei einer guten Konfiguration sind wir in der Lage, aus diesen Dokumenten u.a. **Daten für die Bestückungspaste, Bestückungszeichnungen und Pick&Place-Dateien** zu exportieren.

Es enthält neben der Stückliste auch alle wichtigen Parameter zum Bestückung. Darüber hinaus wird der Prozess für unser Pastendruckprogramm und unser optisches 3D-AOI-Prüfprogramm erheblich beschleunigt.

Durch die Verwendung des ODB++-Standards werden die Auswirkungen menschlicher Fehler auf das Projekt des Kunden sowie mögliche Fehlinterpretationen der Daten reduziert.

3. die BRD-Datei

Hierbei handelt es sich um Daten **aus dem EAGLE-Designsystem**. Wir entfernen uns allmählich von diesem Format, da es beim Export nach Gerber mehrere ernsthafte Risiken birgt (das ODB++ Format wird nicht unterstützt). Hier sind einige von ihnen:

- Inkompatibilität der verschiedenen Eagle-Versionen
- Der Kunde verwendet andere Schichten als die, die als Standard angenommen werden
- Die verwendete Schriftart kann bei der Eingabe entweder als Vektor- oder als Proportionalschrift definiert sein, was dazu führen kann, dass sich die Textlänge beim Export ändert.

Wir sind jedoch in der Lage, dieses Format nach vorheriger Absprache zu verarbeiten, wir müssen nur die Produktionsdaten vor Produktionsbeginn abgleichen, oder wir können einen kundenspezifischen Export mit einem sogenannten CAM-Prozessor veranlassen.

Als explizit **ungeeignet** (und aus unserer Sicht nicht verarbeitbar) erachten wir folgende **Daten**
dxf, dwg, step, schematic (in jeglicher Form)

Für die Korrektheit der Dokumentation ist der Kunde voll verantwortlich.

Fazit

Aus der Sicht des PCB-Designers ist es eine gute Idee, die exportierten Dateien im CAM-Viewer zu testen und zu überprüfen, bevor sie an den Hersteller geschickt werden.

Bei Safiral verwenden wir mehrere CAM-Systeme, um die Daten zu lesen, je nachdem, ob die Geschäftsabteilung, Technische Produktionsvorbereitung oder AOI-Kontrollabteilung mit den Daten arbeitet. Wir arbeiten mit Leiterplattendesignern zusammen, die mit den Besonderheiten unserer Fertigung vertraut sind und regelmäßig über unsere technologischen Fortschritte und Lieferanforderungen informiert werden.

Möchten Sie mit verifizierten PCB-Designern in Kontakt treten? Wenden Sie sich bitte an unsere Geschäftsabteilung, wir werden Sie gerne mit unseren Partnern in Verbindung setzen.